



⑯ BUNDESREPUBLIK
DEUTSCHLAND



DEUTSCHES
PATENT- UND
MARKENAMT

⑯ Offenlegungsschrift
⑯ DE 100 14 315 A 1

⑯ Int. Cl. 7:
H 01 L 27/108
H 01 L 21/8242

DE 100 14 315 A 1

⑯ Aktenzeichen: 100 14 315.6
⑯ Anmeldetag: 23. 3. 2000
⑯ Offenlegungstag: 5. 10. 2000

⑯ Unionspriorität:
11-082776 26.03.1999 JP
11-211740 27.07.1999 JP

⑯ Anmelder:
Sharp K.K., Osaka, JP

⑯ Vertreter:
Patentanwälte MÜLLER & HOFFMANN, 81667 München

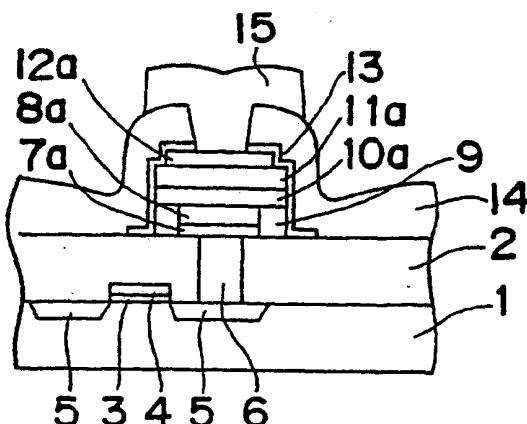
⑯ Erfinder:
Yamazaki, Shinobu, Tenri, Nara, JP; Ishihara, Kazuya, Kyoto, JP; Miyoshi, Tetsu, Yokohama, Kanagawa, JP; Kudo, Jun, Nara, JP

Die folgenden Angaben sind den vom Anmelder eingereichten Unterlagen entnommen

Prüfungsantrag gem. § 44 PatG ist gestellt

⑯ Halbleiterspeicher und Verfahren zur Herstellung desselben

⑯ Es wird ein Verfahren zum Herstellen eines Halbleiterspeichers angegeben. Bei diesem wird in einem ersten Zwischenschichtdielektrikum (2) ein elektrisch mit einem MOS-Transistor verbundener Kontaktpropfen (6) hergestellt. Dann wird auf dem ersten Zwischenschichtdielektrikum und dem Kontaktpropfen ein Barrieremetallmaterial abgeschieden, das zu einem elektrisch mit dem Kontaktpropfen verbundenen Barrieremetall (8a) strukturiert wird. Nachdem auf dem Barrieremetall und dem ersten Zwischenschichtdielektrikum ein SiN-Film als Sauerstofffeindring-Verhinderungsfilm hergestellt wurde, wird dieser Film durch eine chemisch-mechanische Poliertechnik abgehoben bis die Oberfläche des Barrieremetalls freigelegt ist. Dann werden ein Material für eine untere Elektrode (10a), ein dicker elektrisches Material (11a) und ein Material für eine obere Elektrode (12a) in dieser Reihenfolge auf dem SiN-Film und dem Barrieremetall abgeschieden und daraufhin so strukturiert, dass die sich ergebende untere Elektrode zumindest die gesamte Oberfläche des Barrieremetalls bedeckt. Danach wird ein zweites Zwischenschichtdielektrikum (14) abgeschieden und eine Wärmebehandlung in einer Sauerstoffumgebung ausgeführt, um die Filmqualität des Kondensatordielektrikums (11a) wiederherzustellen.



DE 100 14 315 A 1

Beschreibung

Die Erfindung betrifft einen Halbleiterspeicher und Verfahren zur Herstellung desselben, und spezieller betrifft sie einen Halbleiterspeicher mit einem ferroelektrischen Kondensator als Ladungsspeicherkondensator sowie ein Verfahren zum Herstellen eines solchen Speichers.

In jüngerer Zeit wurden Forschungs- und Entwicklungsvorhaben für nichtflüchtige Halbleiterspeicher unter Verwendung eines Ferroelektrikums mit Nachdruck ausgeführt, und einige dieser Speicher wurden in die Praxis überführt. Mit der herkömmlich verwendeten planaren Speicherzellenstruktur ist jedoch keine Erhöhung der Integrationsdichte und der Speicherkapazität möglich, da die Zellengröße bei der planaren Struktur den hohen Wert von ungefähr $100 \mu\text{m}^2$ aufweist. Demgegenüber ist die Stapelstruktur zum Erhöhen der Speicherkapazität geeignet. Die Stapelstruktur ist eine Struktur, bei der ein ferroelektrischer Kondensator auf der Source oder dem Drain eines Auswahltransistors hergestellt ist, wobei zwischen diesen ein leitender Kontaktpropfen aus zum Beispiel mit Fremdstoffen dotiertem Polysilicium vorhanden ist.

Bei der Stapelstruktur wird eine untere Kondensatorelektrode auf oder über dem Kontaktpropfen aus zum Beispiel Polysilicium hergestellt. Als Elektrodenmaterial wird normalerweise bei ferroelektrischen Kondensatoren ein Edelmetall wie Platin (Pt) verwendet. Wenn ein derartiges Metall unmittelbar auf Silicium abgeschieden wird, tritt jedoch zwischen diesen Materialien bei relativ niedriger Temperatur eine Silicidbildungsreaktion auf, mit dem Ergebnis, dass sich an der Grenzfläche zwischen der unteren Elektrode und dem leitenden Kontaktpropfen schlechte Leitfähigkeit ergibt und dass auf der Filmoberfläche Hügelchen auftreten. Herkömmlicherweise wird, um diesen Effekt zu unterdrücken, zwischen dem Kontaktpropfen aus Polysilicium und der unteren Elektrode ein Barrieremetall aus zum Beispiel Titannitrid (TiN), einem Nitrid einer Legierung von Tantal und Silicium (TaSiN) usw. angebracht.

Diese Nitride können die Silicidbildungsreaktion zwischen dem Kontaktpropfen aus Polysilicium und der unteren Elektrode unterdrücken. Wenn jedoch die untere Elektrode aus Pt hergestellt wird, das für Sauerstoff sehr durchlässig ist, wird eine Fläche des Barrieremetalls während einer Wärmebehandlung oxidiert, die zur Kristallisation des Ferroelektrikums in einer Sauerstoffumgebung ausgeführt wird. Die Oxidation des Barrieremetalls fördert ebenfalls die Bildung von Hügelchen und die Ablösung des Films zwischen der unteren Elektrode und dem Barrieremetall. Um derartige Nachteile zu vermeiden, wird häufig als unteres Elektrodenmaterial Iridium (Ir) mit geringer Durchlässigkeit für Sauerstoff verwendet, um dadurch einen ferroelektrischen Kondensator mit hoher Widerstandsfähigkeit gegen Oxidation zu realisieren.

Bei einem normalen Bauteil-Herstellprozess werden ein Barrieremetall, ein Material für die untere Elektrode, ein ferroelektrisches Material und ein Material für die obere Elektrode in dieser Reihenfolge aufgestapelt, und dann werden diese Materialien einem Ätzprozess in umgekehrter Reihenfolge unterzogen, um dadurch einen ferroelektrischen Kondensator mit der oberen Elektrode, dem ferroelektrischen Film und der unteren Elektrode sowie ein Barrieremetall auszubilden. Danach wird ein Wärmebehandlungsprozess ausgeführt, um den ferroelektrischen Film wiederherzustellen. Während des Ätzprozesses und des Wärmebehandlungsprozesses treten jedoch die folgenden Probleme auf.

Wenn Pt und Ir durch eine Trockenätztechnik geätzt werden, tritt an den Seitenflächen des sich ergebenden Musters

und eines Resistis ein Ätzrückstand auf. Ein Ätzen des Barrieremetalls ohne Entfernen eines derartigen Ätzrückstands auf dem Muster und/oder dem Resist führt zu einer Änderung der Mustergröße oder einer Verschiebung der Musterkontur. Dies erschwert es, das Barrieremetall mit gewünschter Form auszubilden, und es führt auch zu einem Kurzschluss zwischen der oberen und der unteren Elektrode.

Wenn auch beim Ätzen des Barrieremetalls ein neuer Ätzrückstand auftritt, so dass dieser neue Ätzrückstand zum vorigen dazu kommt, ist es sehr schwierig, den kumulativen Ätzrückstand zu entfernen. Um das Auftreten einer Ansammlung von Ätzrückständen zu vermeiden, ist es erforderlich, das Ätzen an der Grenzfläche zwischen dem unteren Elektrodenmaterial und dem Barrieremetall anzuhalten, den Ätzrückstand auf der unteren Elektrode zu entfernen und dann mit dem Ätzen des Barrieremetalls zu beginnen. In den meisten Fällen ist es jedoch sehr schwierig, das Ätzen an der Grenzfläche zwischen der unteren Elektrode und dem Barrieremetall anzuhalten, da das Verhältnis für selektives Ätzen betreffend die untere Elektrode zum Barrieremetall klein ist.

Es existiert ein weiteres Problem. Wenn ein ferroelektrisches Material in eine integrierte Schaltung eingebaut wird, wird es verschiedenen Herstellprozessen unterzogen. Genauer gesagt, wird das ferroelektrische Material beim Prozess des Herstellens eines ferroelektrischen Kondensators unmittelbar einem Trockenätzprozess und einer Behandlung unter Verwendung einer chemischen Flüssigkeit unterzogen. Dies führt zu Beschädigungen am Kondensator. Die Erhöhung vom Schaden benötigt eine Wärmebehandlung vorzugsweise bei einer hohen Temperatur wie einer solchen von 700°C in Sauerstoffumgebung.

Nachdem der Kondensator hergestellt wurde, genauer gesagt, unmittelbar nach dem Fertigstellen der unteren Elektrode und des Barrieremetalls durch die Bearbeitung des Materials für die untere Elektrode und das Barrieremetall werden Seitenflächen des Barrieremetalls freigelegt, so dass sie mit keinerlei Film bedeckt sind. Wenn die Wärmebehandlung in Sauerstoffumgebung in einem solchen Zustand ausgeführt wird, schreitet die Oxidationsreaktion im Barrieremetall ausgedehnt von dessen Seitenflächen fort, was zu schlechter Leitung wegen erhöhtem Widerstand, zur Entstehung von Hügelchen und zu Filmablösung führt. Um derartige Nachteile zu vermeiden, wurde herkömmlicherweise die Wärmebehandlung nach der Herstellung der unteren Elektrode und des Barrieremetalls in einer Umgebung ohne Sauerstoff, wie in einer Stickstoffumgebung, ausgeführt.

Außerdem besteht die Tendenz, wenn bei einem Prozess nach dem Herstellen eines Zwischenschichtdielektrikums über dem ferroelektrischen Kondensator eine weitere Wärmebehandlung in der Sauerstoffumgebung ausgeführt wird, dass Sauerstoff durch das Zwischenschichtdielektrikum aus zum Beispiel NSG (Non-doped Silicate Glass = undotiertes Silicatglas) in das Barrieremetall diffundiert, wodurch dieses oxidiert wird. Aus diesem Grund ist es schwierig, eine Hochtemperatur-Wärmebehandlung in Sauerstoffumgebung auszuführen, nachdem die untere Elektrode und das Barrieremetall hergestellt wurden, was bedeutet, dass es schwierig ist, die Eigenschaften des ferroelektrischen Kondensators wiederherzustellen.

Dementsprechend ist es eine Aufgabe der Erfindung, einen Halbleiterspeicher mit einer Struktur zu schaffen, die es ermöglicht zu verhindern, dass das Barrieremetall während einer Hochtemperatur-Wärmebehandlung oxidiert wird, und zwar selbst in Sauerstoffumgebung während des Herstellprozesses für das Bauteil, und ein Verfahren zum Herstellen eines derartigen Halbleiterspeichers zu schaffen.

Eine andere Aufgabe der Erfindung ist es, einen Halblei-

terspeicher mit einer Struktur zu schaffen, die die obigen Probleme in Zusammenhang mit Ätzrückständen überwinden kann, und auch ein Verfahren eines derartigen Halbleiterspeichers zu schaffen.

Diese Aufgaben sind hinsichtlich des Halbleiterspeichers durch die Lehre des beigefügten Anspruchs 1 und hinsichtlich des Herstellverfahrens durch die Lehren der beigefügten unabhängigen Ansprüche 14, 16 und 18 gelöst.

Beim erfindungsgemäßen Halbleiterspeicher kann das Dielektrikum ein Ferroelektrikum sein.

Beim erfindungsgemäßen Speicher ist wegen des Vorhandenseins des Sauerstoffeindring-Verhinderungsfilm auf den gesamten Seitenflächen des Barriermetalls verhindert, dass das Barriermetall während der Wärmebehandlung oxidiert wird, die in Sauerstoffumgebung zur Wiederherstellung des Dielektrikums, insbesondere eines Ferroelektrikums, im Herstellprozess für den Speicher ausgeführt wird. Daher kann der Halbleiterspeicher gute Eigenschaften des dielektrischen (insbesondere ferroelektrischen) Films aufweisen.

Bei einer Ausführungsform des Verfahrens gemäß Anspruch 14 weist der Sauerstoffeindring-Verhinderungsfilm im Wesentlichen L-förmigen Querschnitt auf, und auf Seitenflächen dieses Sauerstoffeindring-Verhinderungsfilm wird ein Isolierfilm hergestellt, der Filmanspannungen aufweist, die kleiner als die Filmanspannungen des Sauerstoffeindring-Verhinderungsfilm sind, oder der Filmanspannungen aufweist, die in einer Richtung entgegengesetzt zu denjenigen Richtung wirken, in der die Filmanspannungen des Sauerstoffeindring-Verhinderungsfilm wirken.

Bei einer Ausführungsform des Verfahrens gemäß Anspruch 16 wird der Sauerstoffeindring-Verhinderungsfilm aus demselben Material wie dem der unteren Elektrode hergestellt, so dass dieser Film und die untere Elektrode einheitlich vorhanden sind.

Dank der vereinheitlichten Struktur des Sauerstoffeindring-Verhinderungsfilm und der unteren Elektrode, d. h. wegen der einheitlichen Struktur, kann der Halbleiterspeicher dieser Ausführungsform durch weniger Prozessschritte im Vergleich zum Fall hergestellt werden, bei dem der Sauerstoffeindring-Verhinderungsfilm und die untere Elektrode aus verschiedenen Materialien hergestellt werden.

Wenn unter Verwendung eines der erfindungsgemäßen Verfahren das untere Elektrodenmaterial zur Strukturierung geätzt wird, ist das Barriermetall bereits fertiggestellt, und seine Seitenflächen sind mit dem Sauerstoffeindring-Verhinderungsfilm (oder dem Material der unteren Elektrode) bedeckt. Daher ist es möglich, die durch Ätzrückstände verursachten Probleme zu überwinden, wie eine Änderung der Mustergröße oder einen Kurzschluss zwischen der oberen und unteren Elektrode.

Unter Verwendung eines der erfindungsgemäßen Verfahren ist es leicht möglich, da das Material der unteren Elektrode und das Barriermetall in verschiedenen Schritten zur Strukturierung geätzt werden, den Ätzrückstand zu beseitigen, abweichend vom herkömmlichen Verfahren, bei dem das Material der unteren Elektrode und das Barriermetall kontinuierlich geätzt werden. Daher ist es möglich, Probleme in Zusammenhang mit Ätzrückständen zu unterdrücken, wie eine Änderung der Mustergröße, einen Kurzschluss zwischen der oberen und der unteren Elektrode usw.

Andere Aufgaben, Merkmale und Vorteile der Erfindung gehen aus der folgenden Beschreibung hervor.

Die Erfindung wird aus den nachfolgenden detaillierten Beschreibung und den beigefügten Zeichnungen, die nur zur Veranschaulichung beigelegt sind und demgemäß für die Erfindung nicht beschränkend sind, vollständiger zu verstehen sein.

Fig. 1A, 1B, 1C, 1D, 1E, 1F, 1G und 1H veranschaulichen

Prozessschritte zum Herstellen eines Halbleiterspeichers gemäß einem ersten Ausführungsbeispiel der Erfindung:

Fig. 2 zeigt eine Hysteresekaracteristik eines ferroelektrischen Kondensators im Halbleiterspeicher des ersten Ausführungsbeispiels, wenn als Sauerstoffeindring-Verhinderungsfilm ein SiN-Film verwendet ist:

Fig. 3 zeigt eine Hysteresekaracteristik eines ferroelektrischen Kondensators im Halbleiterspeicher des ersten Ausführungsbeispiels, wenn als Sauerstoffeindring-Verhinderungsfilm ein SiON-Film verwendet ist:

Fig. 4A, 4B, 4C, 4D und 4E veranschaulichen Prozessschritte zum Herstellen eines Halbleiterspeichers gemäß einem zweiten Ausführungsbeispiel der Erfindung:

Fig. 5 zeigt eine Hysteresekaracteristik eines ferroelektrischen Kondensators im Halbleiterspeicher des zweiten Ausführungsbeispiels; und

Fig. 6A, 6B, 6C, 6D, 6E, 6F, 6G, 6H und 6I veranschaulichen Prozessschritte zum Herstellen eines Halbleiterspeichers gemäß einem dritten Ausführungsbeispiel der Erfindung:

In den genannten Figuren bezeichnet die Bezugszahl 1 ein Siliciumsubstrat, die Bezugszahl 2 ein erstes Zwischenschichtdielektrikum, die Bezugszahl 3 einen Gateisolator, die Bezugszahl eine Gateelektrode eines MOS-Transistors und die Bezugszahl 5 einen Source/Drain-Bereich des MOS-Transistors. Auch bezeichnet die Bezugszahl 6 einen Kontaktpropfen aus Polysilicium, die Bezugszahl 7 einen Ti(Titan)-Film als Haftschicht, die Bezugszahl 8 einen Tantalsiliciumnitrid-Film als Material eines Barriermetalls 8a, die Bezugszahl 9 einen durch ein plasmaunterstütztes CVD(Chemical Vapor Deposition)-Verfahren hergestellten Siliciumnitridfilm. Die Bezugszahl 10 bezeichnet einen Ir(Iridium)-Film als Material einer unteren Elektrode 10a eines Kondensators, die Bezugszahl 11 bezeichnet einen SBT-Film als Material eines ferroelektrischen Films 11a des Kondensators, die Bezugszahl 12 bezeichnet einen Pt(Platin)-Film als Material einer oberen Elektrode 12a des Kondensators, die Bezugszahl 13 bezeichnet einen Titanoxidfilm als Diffusionsbarrierefilm und die Bezugszahl 14 bezeichnet ein zweites Zwischenschichtdielektrikum. Auch bezeichnet die Bezugszahl 15 eine Leiterbahn, die Bezugszahl 16 bezeichnet einen durch ein Niederdruck-CVD-Verfahren hergestellten Siliciumnitridfilm und die Bezugszahl 17 bezeichnet einen Ozon-TEOS(Tetraethylorthosilicat)-NSG-Film.

Erstes Ausführungsbeispiel

Nachfolgend werden unter Bezugnahme auf die Fig. 1A-1H Prozessschritte zum Herstellen eines Halbleiterspeichers gemäß einem ersten Ausführungsbeispiel beschrieben.

Als Erstes wird, unter Verwendung eines CVD-Verfahrens, ein Siliciumoxidfilm als erstes Zwischenschichtdielektrikum 2 auf dem mit dem MOS-Transistor versehenen Siliciumsubstrat 1 hergestellt. Dann wird im ersten Zwischenschichtdielektrikum 2 an einer Position eines Source/Drain-Bereichs 5 des MOS-Transistors ein Kontaktloch mit einem Durchmesser von 0,6 µm hergestellt. Durch das CVD-Verfahren wird Polysilicium so abgeschieden, dass das Kontaktloch mit ihm aufgefüllt wird, und es wird dann zur Widerstandsverringerung mit Phosphor (P) dotiert. Danach werden das Polysilicium mit eindiffundiertem Phosphor und das erste Zwischenschichtdielektrikum 2 durch CMP (chemisch-mechanisches Polieren) eingeebnet. Im Ergebnis ist ein Kontaktpropfen 6 aus Polysilicium ausgebildet (Fig. 1A).

Als Nächstes wird durch ein Gleichspannungsmagnetron-Sputterverfahren ein Ti-Film 7 mit einer Dicke von 20 nm hergestellt. Dann wird ein Tantalsiliciumnitrid(TaSiN)-Film

8 durch ein reaktives Gleichspannungsmagnetron-Sputterverfahren unter Verwendung einer Legierung von Tantal und Silicium als Target mit einer Dicke von 100 nm hergestellt (Fig. 1B). Die Sputterbedingungen sind: Gleichspannungsleistung von 2,0 kW, Substrattemperatur von 500°C und Ar und N₂ als Sputtergase mit einer Strömungsrate von 24 sccm bzw. 16 sccm. Nach dem Sputterprozess wird bei einer Temperatur von 600°C in N₂-Umgebung eine Wärmebehandlung ausgeführt, um den TaSiN-Film 8 zu verdichten. Dann werden der TaSiN-Film 8 und der Ti-Film 7 unter Verwendung einer bekannten Fotolithografie- und Trockenätztechnik zu einem Barrieremetall 8a und einer Hafsschicht 7a mit jeweils 1,2 µm im Quadrat strukturiert, mit vollständiger Bedeckung der Oberfläche des Kontaktpropfens 6 aus Polysilicium. Für den Trockenätzprozess wird eine ECR(Electron Cyclotron Resonance)-Ätzanordnung verwendet. Als Nächstes wird ein Siliciumnitrid(P-SiN)-Film 9 durch das plasmaunterstützte CVD-Verfahren mit einer Dicke von 200 nm auf dem Barrieremetall 8a und dem ersten Zwischenschichtdielektrikum 2 abgeschieden (Fig. 1C). Der P-SiN-Film 9 wird bei einer Substrattemperatur von 400°C hergestellt.

Als Nächstes wird dieser P-SiN-Film 9 durch das CMP-Verfahren so abgearbeitet, dass die Oberfläche des TaSiN-Barrieremetalls 8a freigelegt wird und eine eingeebnete Fläche erhalten wird (Fig. 1D). Anstelle des P-SiN-Films 9 kann durch das plasmaunterstützte CVD-Verfahren ein Siliciumoxidenitrid(P-SiON)-Film mit einer Filmdicke von 200 nm bei einer Substrattemperatur von 400°C abgeschieden werden.

Als Nächstes wird ein Iridium(Ir)-Film 10, der zu einer unteren Elektrode ausgebildet wird, durch das Gleichspannungsmagnetron-Sputterverfahren mit einer Dicke von 150 nm abgeschieden. Dann wird ein ferroelektrischer Film 11 hergestellt. Bei diesem Ausführungsbeispiel wird ein SrBi₂Ta₂O₉(SBT)-Film 11 auf die folgende Weise als ferroelektrischer Film hergestellt. Als Erstes wird eine organische Metalllösung, die die metallischen Elemente Sr, Bi und Ta enthält, durch Schleuderbeschichten auf den Ir-Film 10 aufgetragen und dann getrocknet. Dann wird der sich ergebende Film zur Kristallisation für 30 Minuten bei einer Temperatur von 700°C in O₂-Umgebung bei Normaldruck getempert. Diese Schritte werden wiederholt, bis eine gewünschte Filmdicke erhalten ist. Das Zusammensetzungsvorhängnis der Elemente in der organischen Metalllösung beträgt Sr : Bi : Ta = 0,8 : 2,4 : 2,0, und die endgültige Filmdicke des SBT-Films 22 beträgt 150 nm. Nachdem der SBT-Film 11 fertiggestellt wurde, wird durch das Gleichspannungsmagnetron-Sputtern ein Platin(Pt)-Film 12 mit einer Filmdicke von 100 nm abgeschieden (Fig. 1E). Dann wird der Pt-Film 12 durch eine bekannte Fotolithografie- und Trockenätztechnik zu einer oberen Elektrode 12a strukturiert (Fig. 1F), und anschließend werden die Filme 11 und 10 durch eine bekannte Fotolithografie- und Trockenätztechnik zu einem ferroelektrischen Kondensator 11a bzw. einer unteren Ir-Elektrode 10a eines Kondensators strukturiert. Es ist zu beachten, dass nach dem Ätzen des Pt-Films 12 eine Wärmebehandlung für 30 Minuten als Elektrodentemperprozess bei einer Temperatur von 700°C in O₂-Umgebung ausgeführt wird. Die Größe des Ir-Films 10 oder der unteren Elektrode 10a ist ausreichend groß dafür, die gesamte Oberseite des TaSiN-Barrieremetalls 8a zu bedecken, d. h., sie ist größer als die Größe des Barrieremetalls 8a. Bei diesem Ausführungsbeispiel weist die untere Ir-Elektrode 10a eine Größe von 4 µm auf 4 µm auf. Beim Verarbeiten des Ir-Films 10 zur unteren Ir-Elektrode 10a wird auch der P-SiN-Film 9, oder eine Grundierung, so geäzert, dass das erste Zwischenschichtdielektrikum 2 freigelegt wird. Jedoch muss das erste

Zwischenschichtdielektrikum 2 nicht notwendigerweise freigelegt werden.

Gemäß dem oben angegebenen herkömmlichen Verfahren ist es erforderlich, das Ätzen an der Grenzfläche zwischen dem Ir-Film 10, der zur unteren Elektrode wird, und dem TaSiN-Film 8, der zum Barrieremetall wird, zu stoppen. Demgegenüber wird beim vorliegenden Ausführungsbeispiel, wenn der Ir-Film 10 überätzt wird, nicht der TaSiN-Film 8 sondern der P-SiN-Film 9 geätzt. Demgemäß ist 10 ein beim Ätzen des Ir-Films 10 auftretender Ätzrest leicht durch eine chemische Flüssigkeit entfernbare. Der so strukturierte P-SiN-Film 9 dient als Sauerstoffeindring-Verhinderngsfilm zum Verhindern einer Oxidation des TaSiN-Barrieremetalls 8a während des später ausgeführten Wärmebehandlungsprozesses für die Erholung des Ferroelektrikums. Zu diesem Zweck verfügt der P-SiN-Film 9 um das Barrieremetall herum vorzugsweise über eine Wanddicke, oder eine Dicke in horizontaler Richtung, von 0,1 bis 2,0 µm einschließlich. Wenn die Wanddicke unter 0,1 µm beträgt, wird 15 der P-SiN-Film 9 für Sauerstoff durchlässig. Wenn die Wanddicke über 0,2 µm beträgt, nimmt die Bauteilgröße auffällig zu.

Nach dem obigen Ätzprozess wird ein Titanoxid(TiO₂)-Film 13 als Diffusionsbarrierefilm durch Sputtern mit einer 25 Dicke von 25 nm abgeschieden, und dann wird der Film zu einem solchen Muster bearbeitet, dass er beinahe den gesamten ferroelektrischen Kondensator bedeckt oder einhüllt. Danach wird ein zweites Zwischenschichtdielektrikum 14 mit einer Dicke von 300 nm abgeschieden. Dieses zweite 30 Zwischenschichtdielektrikum 14 ist wie das erste Zwischenschichtdielektrikum ein Ozon-TEOS-NSG-Film. Dann wird durch Fotolithografie und Trockenätzen ein zur oberen Elektrode 12a des ferroelektrischen Kondensators führendes Kontaktloch im zweiten Zwischenschichtdielektrikum 14 und im TiO₂-Film 13 hergestellt.

Als Nächstes wird eine Wärmebehandlung zur Wiederherstellung des Ferroelektrikums ausgeführt. Die Wärmebehandlungsbedingungen sind die folgenden: Temperatur von 700°C, Zeit von 30 Minuten und O₂-Umgebung und Normaldruck. Beim Herstellprozess für einen herkömmlichen HalbleiterSpeicher ist es aus dem folgenden Grund schwierig, eine Hochtemperatur-Wärmebehandlung in O₂-Umgebung auszuführen. Es besteht nämlich die Tendenz, dass das Barrieremetall von seinen Seiten her durch Sauerstoff oxidiert wird, der durch das zweite Zwischenschichtdielektrikum 14 in das Barrieremetall eindringt. Die Oxidation des Barrieremetalls führt zu Problemen schlechter Leitfähigkeit, Hügelchen und Filmablösung. Demgegenüber unterdrückt, bei der erfundungsgemäßen Anordnung, der P-SiN-Film 9 45 das Eindringen von Sauerstoff, so dass es viel weniger möglich ist, das Barrieremetall zu oxidiern. Demgemäß ist bei diesem ersten Ausführungsbeispiel das Auftreten schlechter Leitfähigkeit und/oder einer Filmablösung gut unterdrückt.

Nachdem das Kontaktloch hergestellt wurde, wird eine 50 Anschlussleitung 15 aus einem Material auf Al-Basis hergestellt (Fig. 1H).

Fig. 2 zeigt die Hysteresekaracteristik eines mit den obigen Schritten hergestellten ferroelektrischen Kondensators, bei dem ein P-SiN-Film als Sauerstoffeindring-Verhinderngsfilm verwendet ist. Auch zeigt die Fig. 3 die Hysteresekaracteristik eines durch die obigen Schritte hergestellten ferroelektrischen Kondensators, bei dem ein P-SiON-Film als Sauerstoffeindring-Verhinderngsfilm verwendet ist. In beiden Fällen zeigt die Hysteresekurve gute Symmetrie, was beweist, dass beachtlich gute Ergebnisse erzielt wurden.

Zweites Ausführungsbeispiel

Nachfolgend werden unter Bezugnahme auf die Fig. 4A-4F Herstellprozessschritte für einen HalbleiterSpeicher gemäß einem zweiten Ausführungsbeispiel der Erfindung beschrieben.

Als Erstes werden, durch Prozessschritte ähnlich denen beim ersten Ausführungsbeispiel (siehe Fig. 1A-1C), ein TaSiN-Barriermetall 8a und eine Ti-Haftschicht 7a mit jeweils 1.2 µm im Quadrat auf solche Weise hergestellt, dass diese Filme 7a und 8a die gesamte Oberfläche des Kontaktstoffs 6 aus Polysilicium bedecken. Danach wird auf dem Barriermetall 8a und dem ersten Zwischenschichtdielektrikum 2 durch ein Niederdruck-CVD-Verfahren bei einer Substrattemperatur von 700°C ein SiN-Film 16 mit einer Dicke von 0,03 µm abgeschieden. Dann wird ein Ozon-TEOS-NSG-Film 17 mit einer Dicke von 200 nm hergestellt (Fig. 4A). Die Filmdicke des durch das Niederdruck-CVD-Verfahren hergestellten SiN-Films 16 beträgt vorzugsweise 0,03 µm oder mehr. Wenn der SiN-Film 16 eine Filmdicke unter 0,03 µm aufweist, ist er für Sauerstoff durchlässig. Für einen auf dem Sauerstoffeindring-Verhinderungsfilm 16 aus SiN herzustellenden Isolierfilm besteht keine Beschränkung auf einen Ozon-TEOS-NSG-Film 17, sondern dieser kann von beliebigem Typ sein, insoweit er kleinere Filmspannungen als der Sauerstoffeindring-Verhinderungsfilm 16 aus SiN aufweist oder er Filmspannungen aufweist, die in einer Richtung entgegengesetzt zur Richtung wirken, in der die Filmspannungen im SiN-Film 16 wirken.

Als Nächstes werden der Ozon-TEOS-NSG-Film 17 und der SiN-Film 16 durch CMP abgearbeitet, bis das Barriermetall freigelegt ist und die Waferoberfläche eingeebnet ist.

Als Nächstes wird ein Ir-Film 10, der eine untere Elektrode bilden soll, durch das Gleichspannungsmagnetron-Sputterverfahren mit einer Dicke von 150 nm hergestellt. Im folgenden Prozess wird ein ferroelektrischer Film 11 hergestellt. Bei diesem Ausführungsbeispiel wird ein SrBi₂Ta₂O₉(SBT)-Film 11 auf dieselbe Weise wie beim ersten Ausführungsbeispiel hergestellt. Die endgültige Dicke des SBT-Films beträgt 150 nm. Nachdem der SBT-Film 11 hergestellt wurde, wird durch Gleichspannungsmagnetron-Sputtern ein Platin(Pt)-Film 12 mit einer Filmdicke von 100 nm abgeschieden (Fig. 4B). Dann wird der Pt-Film 12 durch eine bekannte Fotolithografie- und Trockenätztechnik zu einer oberen Elektrode 12a eines ferroelektrischen Kondensators strukturiert (Fig. 4C), und anschließend werden die Filme 11 und 10 durch eine bekannte Fotolithografie- und Trockenätztechnik zu einem SBT-Ferroelektrikum 11a und einer unteren Ir-Elektrode 10a des ferroelektrischen Kondensators strukturiert (Fig. 4D). Es ist zu beachten, dass nach dem Ätzen des Pt-Films 12 als Elektronenemissionsprozess eine Wärmebehandlung für 30 Minuten bei einer Temperatur von 700°C in O₂-Umgebung ausgeführt wird. Die Größe der unteren Ir-Elektrode 10a ist größer als diejenige des Barriermetalls 8a. Bei diesem Ausführungsbeispiel weist die untere Ir-Elektrode 10a 4 µm im Quadrat auf. Beim Bearbeiten des Ir-Films 10 zur unteren Ir-Elektrode 10a werden auch der Ozon-TEOS-NSG-Film 17 und der SiN-Film 16, d. h. die Grundierungen, abgeätzt, so dass das erste Zwischenschichtdielektrikum 2 freigelegt wird. Der sich ergebende SiN-Film 16 weist im Wesentlichen L-förmigen Querschnitt auf. Beim zweiten Ausführungsbeispiel führt ein Überätzen des Ir-Films 10 zu einem Ätzen des TEOS-NSG-Films 17 und des SiN-Films 16, aber nicht zu einem Ätzen des Barriermetalls 8a, ähnlich wie beim ersten Ausführungsbeispiel. Demgemäß kann ein beim Ätzen des Ir-Films 10 entstehender Ätzrückstand leicht durch eine chemische Flüssigkeit entfernt werden.

Nach dem obigen Ätzprozess wird ein Titanoxid(TiO₂)-Film 13 als Diffusionsbarrierefilm durch Sputtern mit einer Dicke von 25 nm abgeschieden, und dann wird dieser Film zu einem solchen Muster bearbeitet, dass er beinahe den gesamten ferroelektrischen Kondensator bedeckt. Danach wird ein zweites Zwischenschichtdielektrikum 14 mit einer Dicke von 300 nm abgeschieden. Dieses zweite Zwischenschichtdielektrikum 14 ist, wie das erste Zwischenschichtdielektrikum, ein Ozon-TEOS-NSG-Film. Dann wird durch Fotolithografie und Trockenätzten ein zur oberen Elektrode 12a des ferroelektrischen Kondensators führendes Kontaktloch im zweiten Zwischenschichtdielektrikum 14 und im TiO₂-Film 13 hergestellt. Danach wird eine Anschlussleitung 15 aus einem Material auf Al-Basis hergestellt (Fig. 4E).

Beim zweiten Ausführungsbeispiel wird, ähnlich wie beim ersten Ausführungsbeispiel, ein Eindringen von Sauerstoff durch den SiN-Film 16 unterdrückt, so dass schlechte Leitfähigkeit und/oder Filmablösung, die durch Oxidation des Barriermetalls verursacht werden, unterdrückt sind.

Fig. 5 zeigt die Hysteresekaracteristik des durch die obigen Schritte hergestellten ferroelektrischen Kondensators. Die Hysteresekurve in Fig. 5 zeigt gute Symmetrie, was beweist, dass beachtlich gute Ergebnisse erzielt wurden.

Drittes Ausführungsbeispiel

Nachfolgend werden unter Bezugnahme auf die Fig. 6A-6I Prozessschritte beim Herstellen eines HalbleiterSpeichers gemäß einem dritten Ausführungsbeispiel beschrieben.

Als Erstes wird, unter Verwendung eines CVD-Verfahrens, ein Siliciumoxidfilm als erstes Zwischenschichtdielektrikum 2 auf einem mit einem MOS-Transistor versehenen Siliciumsubstrat 1 hergestellt. Dann wird durch Lithografie und Trockenätzten ein zu einem Source/Drain-Bereich 5 des MOS-Transistors führendes Kontaktloch mit einem Durchmesser von 0,6 µm im ersten Zwischenschichtdielektrikum 2 hergestellt. Dann wird das Kontaktloch durch ein CVD-Verfahren mit Polysilicium aufgefüllt, das dann zur Widerstandsverringerung mit Phosphor (P) dotiert wird. Danach werden das Polysilicium mit dem eindiffundierten Phosphor sowie das erste Zwischenschichtdielektrikum 2 durch CMP eingeebnet. Im Ergebnis ist der Kontaktstoffs 6 aus Polysilicium als leitender Kontaktstoffs 6 fertiggestellt (Fig. 6A).

Als Nächstes wird ein als Haftschicht dienender Ti-Film 7 mit einer Dicke von 20 nm abgeschieden. Dann wird durch reaktives Sputtern unter Verwendung einer Legierung von Tantal und Silicium als Target ein TaSiN-Film 8 mit einer Dicke von 50 nm hergestellt (Fig. 6B).

Dann werden der TaSiN-Film 8 und der Ti-Film 7 unter Verwendung einer bekannten Fotolithografie- und Trockenätztechnik kontinuierlich zu einem Barriermetall 8a und einer Haftschicht 7a mit jeweils 1,2 µm im Quadrat, die unmittelbar auf dem Kontaktstoffs 6 aus Polysilicium liegen, strukturiert. Als Nächstes wird auf dem Barriermetall 8a und dem ersten Zwischenschichtdielektrikum 2 ein Iridium(Ir)-Film 10, der das Material der unteren Elektrode bildet, durch Sputtern mit einer Dicke von 300 nm hergestellt (Fig. 6C).

Als Nächstes wird der Ir-Film 10 unter Verwendung der CMP-Technik so eingeebnet, dass ein Ir-Film mit einer Dicke von 200 nm auf dem Barriermetall 8a verbleibt (Fig. 6D).

Als Nächstes wird ein SBT-Film 11, d. h. ein ferroelektrisches Material, durch Schleuderbeschichten mit einer Dicke von 150 nm abgeschieden. Anschließend wird durch Spül-

tern ein Platin(Pt)-Film 12, d. h. ein Material einer oberen Elektrode, mit einer Filmdicke von 100 nm abgeschieden (Fig. 6E).

Dann wird der Pt-Film 12 durch Lithografie und Trockenätzten zu einer oberen Elektrode 12a, mit 1.2 µm im Quadrat, eines ferroelektrischen Kondensators strukturiert (Fig. 6F), und dann wird als Elektroden temperprozess eine Wärmebehandlung für 30 Minuten bei einer Temperatur von 700°C in O₂-Umgebung ausgeführt (Fig. 6F).

Dann werden der SBT-Film 11 und der Ir-Film 10 durch Lithografie und Trockenätzten kontinuierlich zu einem Ferroelektrikum 11a und einer unteren Elektrode 10a mit umgekehrter U-Form im Schnitt so ausgebildet, dass die untere Elektrode 10a die gesamte Oberfläche und die gesamten Seitenflächen des Barrieremetalls 8a aus TaSiN bedeckt. Ein unterer Teil 10b der unteren Elektrode 10a, der die Seitenflächen des Barrieremetalls 8a und die Hafschicht 7a bedeckt, dient als Sauerstoffeindring-Verhinderungsfilm. Auf diese Weise wird ein ferroelektrischer Kondensator mit der oberen Pt-Elektrode 12a, dem Kondensatorferroelektrikum 11a und der unteren Ir-Elektrode 10a auf dem Kontaktpropfen 6 aus Silicium hergestellt, wobei das TaSiN-Barriermetall 8a zwischen dem Kontaktpropfen 6 und der unteren Elektrode 10a angeordnet ist (Fig. 6G). Es ist zu beachten, dass die Größe der unteren Elektrode 10a ausreichend groß dafür sein muss, zumindest die Oberseite des TaSiN-Barriermetalls 8a zu bedecken, d. h., dass der obere Teil des Ir-Films 10a größer als die Größe des Barrieremetalls 8a sein muss. Bei diesem Ausführungsbeispiel weist die untere Ir-Elektrode 10a eine Größe von 4 µm auf 4 µm auf.

Beim oben angegebenen herkömmlichen Verfahren ist es erforderlich, den Ätzvorgang an der Grenzfläche zwischen dem Ir-Film, der zur unteren Elektrode wird, und dem TaSiN-Film, der zum Barriermetall wird, zu stoppen. Beim Ausführungsbeispiel wird jedoch, wenn der Ir-Film 10 während des Ätzprozesses für diesen überätzt wird, nicht der TaSiN-Film 8, sondern das erste Zwischenschichtdielektrikum (der Siliziumoxidfilm) 2 geätzt. Demgegenüber kann ein beim Ätzprozess des Ir-Films 10 auftretender Ätzrückstand leicht durch eine chemische Flüssigkeit entfernt werden.

Bei diesem Ausführungsbeispiel dient die untere Elektrode 10a, die die Oberseite und die Seitenflächen des TaSiN-Films (Barriermetall) 8 jeweils ganz bedeckt, sowohl als untere Elektrode als auch als Sauerstoffeindring-Verhinderungsfilm zum Verhindern einer Oxidation des TaSiN-Films 8 während eines später ausgeführten Wärmebehandlungsprozesses zur Wiederherstellung des Ferroelektrikums.

Nach dem obigen Ätzprozess wird ein Titanoxid(TiO₂)-Film 13 als Diffusionsbarrierefilm durch reaktives Sputtern mit einer Dicke von 25 nm abgeschieden, und dann wird der Film zu einem solchen Muster bearbeitet, dass er heinahe den gesamten ferroelektrischen Kondensator bedeckt. Danach wird durch die CVD-Technik ein zweites Zwischenschichtdielektrikum 14 aus Siliziumoxid mit einer Dicke von 300 nm abgeschieden. Dann wird durch Lithografie und Trockenätzten ein zur oberen Pt-Elektrode 12a des ferroelektrischen Kondensators führendes Kontaktloch mit einem Durchmesser von 0.7 µm im zweiten Zwischenschichtdielektrikum 14 und im TiO₂-Film 13 hergestellt (Fig. 6H).

Als Nächstes wird eine Wärmebehandlung zum Wiederherstellen des als Kondensatorferroelektrikums dienenden SBT-Films 11a ausgeführt. Die Wärmebehandlungsbedingungen sind: Temperatur von 700°C, Zeit von 30 Minuten und O₂-Umgebung unter Normaldruck. Im Fall des Herstellens eines Halbleiterspeichers mit der herkömmlichen Struktur, wie oben angegeben, ist es aus dem folgenden Grund schwierig, eine Hochtemperatur-Wärmebehandlung in O₂-Umgebung nach der Herstellung des ferroelektrischen

Kondensators auszuführen. Das Barriermetall wird nämlich an seinen Seitenflächen durch Sauerstoff oxidiert, der durch das zweite Zwischenschichtdielektrikum in es eindringt, was zum Auftreten schlechter Leitfähigkeit und zu 5 Filmablösung führt. Demgegenüber unterdrückt, bei der Anordnung gemäß der Erfindung, der untere Teil des Ir-Films, oder der mit der unteren Elektrode 10a vereinigte Sauerstoffeindring-Verhinderungsfilm 10b das Eindringen von Sauerstoff in den TaSiN-Film (d. h. das Barriermetall) 8, so dass 10 das Barriermetall 8a kaum oxidiert wird.

Abschließend wird eine Anschlussleitung 15 aus einem Material auf Al-Basis hergestellt (Fig. 6I).

Beim ersten bis dritten Ausführungsbeispiel ist ein SBT-Film als ferroelektrisches Material verwendet. Jedoch besteht für den ferroelektrischen Film keine Beschränkung auf dieses Material, sondern er kann auch aus einem Material hergestellt werden, das eine ferroelektrische, Bi enthaltende Perovskit-Schichtstruktur bildet, oder einem Material, das eine ferroelektrische Pb enthaltende Perovskitstruktur bildet, wie zum Beispiel (Pb_XLa_{1-X})(Zr_YTi_{1-Y})O₃ (0 ≤ X, Y ≤ 1), Bi₄Ti₃O₁₂, BaMgF₄. Auch wird das Barriermetall beim ersten bis dritten Ausführungsbeispiel aus TaSiN hergestellt, jedoch besteht keine Beschränkung auf dieses Material, sondern es ist auch möglich, andere Materialien wie 20 TiN, TiAlN, TiSiN, WSiN zu verwenden, die eine Reaktion zwischen dem Material des leitenden Kontaktstöpfens und dem Material der unteren Elektrode verhindern können. Ferner wird zwar beim ersten bis dritten Ausführungsbeispiel das erste Zwischenschichtdielektrikum aus Siliziumoxid hergestellt, jedoch kann es alternativ aus einem Siliziumnitridfilm oder einem mehrschichtigen Film aus einem Siliziumnitridfilm und einem Siliziumnitridfilm hergestellt werden.

35

Patentansprüche

1. Halbleiterspeicher mit einem auf einem Halbleitersubstrat (1) hergestellten MOS-Transistor und einem Kondensator mit einer unteren Elektrode (10a), einer oberen Elektrode (12a) und einem Dielektrikum (11a) zwischen der unteren und der oberen Elektrode, wobei die untere Elektrode (10a) des Kondensators über einen Kontaktpropfen (6) und ein auf oder über diesem angeordnetes Barriermetall (8a) elektrisch mit einem Source/Drain-Bereich (5) des MOS-Transistors verbunden ist, dadurch gekennzeichnet, dass:

- ein Sauerstoffeindring-Verhinderungsfilm (9, 16, 10b) auf den gesamten Seitenflächen des Barriermetalls (8a) ausgebildet ist; und
- die untere Elektrode (10a) zumindest die gesamte Oberfläche des Barriermetalls (8a) bedeckt.

2. Halbleiterspeicher nach Anspruch 1, dadurch gekennzeichnet, dass der Sauerstoffeindring-Verhinderungsfilm (9, 16) aus SiN oder SiON besteht.

3. Halbleiterspeicher nach einem der vorstehenden Ansprüche, dadurch gekennzeichnet, dass das Dielektrikum (9) ein Ferroelektrikum ist.

4. Halbleiterspeicher nach einem der vorstehenden Ansprüche, dadurch gekennzeichnet, dass die untere Elektrode (10a) aus Ir besteht.

5. Halbleiterspeicher nach einem der vorstehenden Ansprüche, gekennzeichnet durch eine Hafschicht (7a) zwischen dem Kontaktpropfen (6) und dem Barriermetall (8a), wobei der Sauerstoffeindring-Verhinderungsfilm (9, 16, 10b) auch auf Seitenflächen der Hafschicht ausgebildet ist.

6. Halbleiterspeicher nach einem der vorstehenden

Ansprüche, gekennzeichnet durch einen den Kondensator bedeckenden Diffusionsbarrierefilm (13).

7. Halbleiterspeicher nach einem der vorstehenden Ansprüche, dadurch gekennzeichnet, dass die untere Elektrode (10a) sowohl über dem Barrieremetall (8a) 5 als auch dem Sauerstoffeindring-Verhinderungsfilm (9, 16, 10b) ausgebildet ist.

8. Halbleiterspeicher nach Anspruch 7, dadurch gekennzeichnet, dass der Sauerstoffeindring-Verhinderungsfilm (9, 10b) in der horizontalen Richtung des Halbleitersubstrats eine Dicke von 0,1 µm oder mehr aufweist.

9. Halbleiterspeicher nach einem der Ansprüche 1 bis 6, dadurch gekennzeichnet, dass der Sauerstoffeindring-Verhinderungsfilm (16) im Wesentlichen L-förmigen Querschnitt aufweist und auf Seitenflächen desselben ein Isolierfilm (17) ausgebildet ist, und dass der Isolierfilm (17) Filmspannungen aufweist, die kleiner als Filmspannungen im Sauerstoffeindring-Verhinderungsfilm sind, oder er Filmspannungen aufweist, die in einer Richtung entgegengesetzt zur Richtung wirken, in der die Filmspannungen im Sauerstoffeindring-Verhinderungsfilm wirken.

10. Halbleiterspeicher nach Anspruch 9, dadurch gekennzeichnet, dass die untere Elektrode (10a) über dem Barrieremetall (8a), dem Sauerstoffeindring-Verhinderungsfilm (16) und dem Isolierfilm (17) ausgebildet ist.

11. Halbleiterspeicher nach einem der Ansprüche 9 oder 10, dadurch gekennzeichnet, dass der Sauerstoffeindring-Verhinderungsfilm (16) in der horizontalen Richtung des Halbleitersubstrats eine Dicke von 0,03 µm oder mehr aufweist.

12. Halbleiterspeicher nach einem der Ansprüche 1 bis 6, dadurch gekennzeichnet, dass der Sauerstoffeindring-Verhinderungsfilm (10b) aus demselben Material wie die untere Elektrode (10a) besteht, so dass diese beiden vereinheitlicht sind.

13. Halbleiterspeicher nach einem der vorstehenden Ansprüche, dadurch gekennzeichnet, dass der Kontaktpropfen (6) aus Polysilicium besteht.

14. Verfahren zum Herstellen eines Halbleiterspeichers, das die folgenden Schritte aufweist:

- Abscheiden eines ersten Zwischenschichtdielektrikums (2) auf einem mit einem MOS-Transistor versehenen Halbleitersubstrat (1), anschließendes Herstellen eines zu einem Source/Drain-Bereich (5) des MOS-Transistors führenden Kontaktlochs, und Auffüllen des Kontaktlochs mit einem leitenden Material, um dadurch einen elektrisch mit dem Source/Drain-Bereich (5) verbundenen Kontaktpropfen (6) auszubilden;
- Abscheiden eines Barrieremetalls (8) auf dem ersten Zwischenschichtdielektrikum (2) und dem Kontaktpropfen (6) und Strukturieren des Barrieremetalls (8) zu einem solchen Barrieremetall (8a), das auf oder über dem Kontaktpropfen (6) liegt, um mit diesem elektrisch verbunden zu sein;
- Abscheiden eines Sauerstoffeindring-Verhinderungsfilm (9) über dem Barrieremetall (8a) und dem ersten Zwischenschichtdielektrikum (2) in 60 solcher Weise, dass die Oberfläche des Sauerstoffeindring-Verhinderungsfilm (9) auf dem ersten Zwischenschichtdielektrikum auf einem höheren Niveau als die Oberfläche des Barrieremetalls (8a) liegt, und anschließendes Abarbeiten des Sauerstoffeindring-Verhinderungsfilm (9) durch eine chemisch-mechanische Poliertechnik, bis die Oberfläche des Barrieremetalls (8a) freigelegt ist;

- Abscheiden eines Materials (10) für eine untere Elektrode, eines dielektrischen Materials (11) und eines Materials (12) für eine obere Elektrode in dieser Reihenfolge auf dem Sauerstoffeindring-Verhinderungsfilm (9) und dem Barrieremetall (8a), und Strukturieren des Materials für die obere Elektrode, des dielektrischen Materials und des Materials für die untere Elektrode in dieser Reihenfolge zu einer oberen Elektrode (12a), einem Dielektrikum (11a) und einer unteren Elektrode (10a) in solcher Weise, dass die untere Elektrode (8a) zumindest die gesamte Oberfläche des Barrieremetalls (8a) bedeckt, wodurch ein dem MOS-Transistor zugeordneter Kondensator ausgebildet ist;
- Abscheiden eines zweiten Zwischenschichtdielektrikums (14) auf solche Weise, dass der Kondensator vollständig mit dem zweiten Zwischenschichtdielektrikum bedeckt ist und anschließendes Herstellen eines zur oberen Elektrode (12a) führenden Kontaktlochs im zweiten Zwischenschichtdielektrikum (14); und
- Ausführen einer Wärmebehandlung in Sauerstoffumgebung zum Wiederherstellen der Filmqualität des Dielektrikums (11a) des Kondensators.

15. Verfahren nach Anspruch 14, dadurch gekennzeichnet, dass ein SiN-Film oder ein SiON-Film durch ein Plasma-CVD-Verfahren als Sauerstoffeindring-Verhinderungsfilm (9) hergestellt wird.

16. Verfahren zum Herstellen eines Halbleiterspeichers, das die folgenden Schritte aufweist:

- Abscheiden eines ersten Zwischenschichtdielektrikums (2) auf einem mit einem MOS-Transistor versehenen Halbleitersubstrat (1), anschließendes Herstellen eines zu einem Source/Drain-Bereich (5) des MOS-Transistors führenden Kontaktlochs, und Auffüllen des Kontaktlochs mit einem leitenden Material, um dadurch einen elektrisch mit dem Source/Drain-Bereich (5) verbundenen Kontaktpropfen (6) auszubilden;
- Abscheiden eines Barrieremetalls (8) auf dem ersten Zwischenschichtdielektrikum (2) und dem Kontaktpropfen (6) und Strukturieren des Barrieremetalls (8) zu einem solchen Barrieremetall (8a), das auf oder über dem Kontaktpropfen (6) liegt, um mit diesem elektrisch verbunden zu sein;
- Abscheiden eines Sauerstoffeindring-Verhinderungsfilm (16) über dem Barrieremetall (8a) und dem ersten Zwischenschichtdielektrikum (2) in solcher Weise, dass sich die Oberfläche des Sauerstoffeindring-Verhinderungsfilm (16) auf dem ersten Zwischenschichtdielektrikum auf einem Niveau unter der Oberfläche des Barrieremetalls (8a) befindet, und anschließendes Abscheiden eines Isolierfilms (17) auf dem Sauerstoffeindring-Verhinderungsfilm (16) in solcher Weise, dass die Oberfläche des Isolierfilms (17) über dem ersten Zwischenschichtdielektrikum auf einem Niveau über der Oberfläche des Barrieremetalls (8a) liegt, wobei der Isolierfilm (17) aus einem Material mit Filmspannungen unter Filmspannungen im Sauerstoffeindring-Verhinderungsfilm oder mit Filmspannungen, die in einer Richtung entgegengesetzt zur Richtung wirken, in der die Filmspannungen des Sauerstoffeindring-Verhinderungsfilm wirken, hergestellt wird;
- Abtragen des Isolierfilms (17) und des Sauer-

stoffeindring-Verhinderungsfilms (16) durch eine chemisch-mechanische Poliertechnik, bis die Oberfläche des Barrieremetalls (8a) freigelegt ist:

- Abscheiden eines Materials (10) für eine untere Elektrode, eines dielektrischen Materials (11) und eines Materials (12) für eine obere Elektrode in dieser Reihenfolge auf dem Isolierfilm (17), dem Sauerstoffeindring-Verhinderungsfilm (16) und dem Barrieremetall (8a), und Strukturieren des Materials für die obere Elektrode, des dielektrischen Materials und des Materials für die untere Elektrode in dieser Reihenfolge zu einer oberen Elektrode (12a), einem Dielektrikum (11a) und einer unteren Elektrode (10a) in solcher Weise, dass die untere Elektrode (8a) zumindest die gesamte Oberfläche des Barrieremetalls (8a) bedeckt, wodurch ein dem MOS-Transistor zugeordneter Kondensator ausgebildet ist;
- Abscheiden eines zweiten Zwischenschichtdielektrikums (14) auf solche Weise, dass der Kondensator vollständig mit dem zweiten Zwischenschichtdielektrikum bedeckt ist und anschließendes Herstellen eines zur oberen Elektrode (12a) führenden Kontaktlochs im zweiten Zwischenschichtdielektrikum (14); und
- Ausführen einer Wärmebehandlung in Sauerstoffumgebung zum Wiederherstellen der Filmqualität des Dielektrikums (11a) des Kondensators.

17. Verfahren nach Anspruch 16, dadurch gekennzeichnet, dass als Sauerstoffeindring-Verhinderungsfilm (16) ein SiN-Film oder ein SiON-Film durch ein Niederdruck-CVD-Verfahren hergestellt wird und als Isolierfilm (17) ein SiO₂-Film hergestellt wird.

18. Verfahren zum Herstellen eines Halbleiterpachers, das die folgenden Schritte aufweist:

- Abscheiden eines ersten Zwischenschichtdielektrikums (2) auf einem mit einem MOS-Transistor versehenen Halbleitersubstrat (1), anschließendes Herstellen eines zu einem Source/Drain-Bereich (5) des MOS-Transistors führenden Kontaktlochs, und Auffüllen des Kontaktlochs mit einem leitenden Material, um dadurch einen elektrisch mit dem Source/Drain-Bereich (5) verbundenen Kontaktstropfen (6) auszubilden;
- Abscheiden eines Barrieremetalls (8) auf dem ersten Zwischenschichtdielektrikum (2) und dem Kontaktstropfen (6) und Strukturieren des Barrieremetalls (8) zu einem solchen Barrieremetall (8a), das auf oder über dem Kontaktstropfen (6) liegt, um mit diesem elektrisch verbunden zu sein;
- Abscheiden eines Materials (10) für eine Unter-elektrode über dem Barrieremetall (8a) und dem ersten Zwischenschichtdielektrikum (2) in solcher Weise, dass die Oberfläche des Materials (10) der unteren Elektrode auf dem ersten Zwischenschichtdielektrikum (2) auf einem Niveau über der Oberfläche des Barrieremetalls (8a) liegt, und anschließendes Einen des Materials (10) der unteren Elektrode;
- Abscheiden eines dielektrischen Materials (11) und eines Materials (12) einer oberen Elektrode in dieser Reihenfolge auf dem eingebetteten Material (10) der unteren Elektrode, und Strukturieren des Materials der oberen Elektrode, des dielektrischen Materials und des Materials der unteren Elektrode in dieser Reihenfolge zu einer oberen Elektrode (12a), einem Dielektrikum (11a) und ei-

ner unteren Elektrode (10a) in solcher Weise, dass die untere Elektrode (10a) die gesamte Oberfläche und die gesamten Seitenflächen des Barrieremetalls (8a) bedeckt, wodurch ein dem MOS-Transistor zugeordneter Kondensator hergestellt ist;

- Abscheiden eines zweiten Zwischenschichtdielektrikums (14) auf solche Weise, dass der Kondensator vollständig mit dem zweiten Zwischenschichtdielektrikum bedeckt ist und anschließendes Herstellen eines zur oberen Elektrode (12a) führenden Kontaktlochs im zweiten Zwischenschichtdielektrikum (14); und
- Ausführen einer Wärmebehandlung in Sauerstoffumgebung zum Wiederherstellen der Filmqualität des Dielektrikums (11a) des Kondensators.

19. Verfahren nach Anspruch 18, dadurch gekennzeichnet, dass das Einbauen des Materials der unteren Elektrode durch eine chemisch-mechanische Poliertechnik erfolgt.

20. Verfahren nach einem der Ansprüche 14 bis 19, gekennzeichnet durch den Schritt des Herstellens eines Diffusionsbarrierefilsms (13) in solcher Weise, dass dieser Film den Kondensator bedeckt.

Hierzu 8 Seite(n) Zeichnungen

Fig. 1A

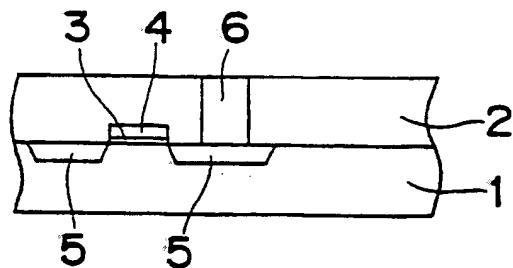


Fig. 1B

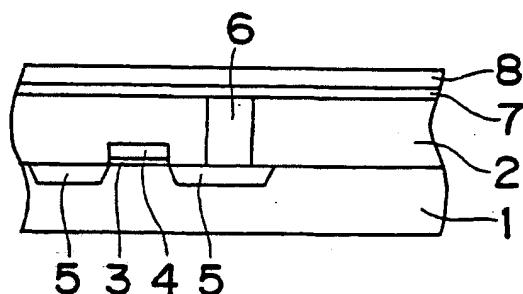


Fig. 1C

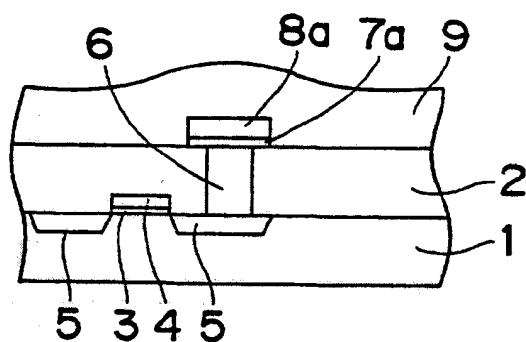


Fig. 1D

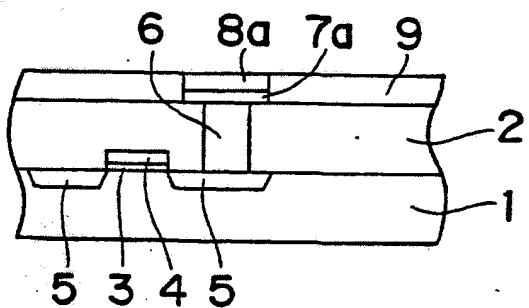


Fig. 1E

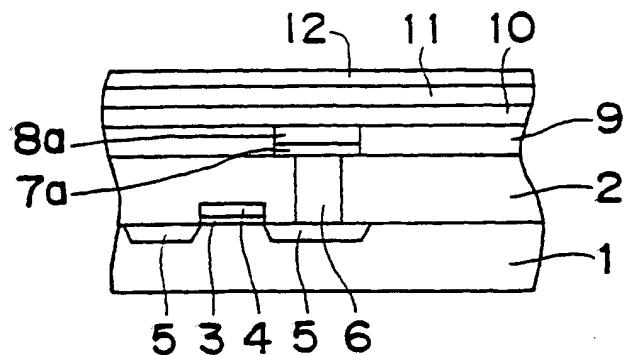


Fig. 1F

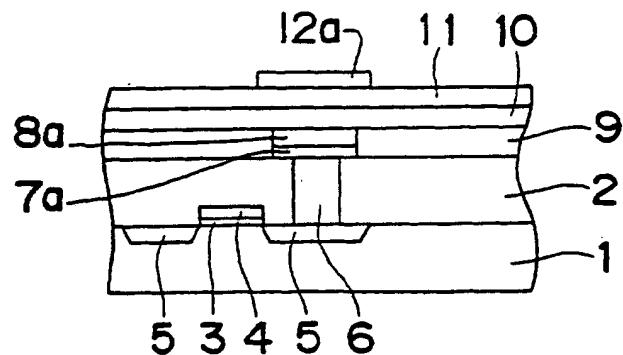


Fig. 1G

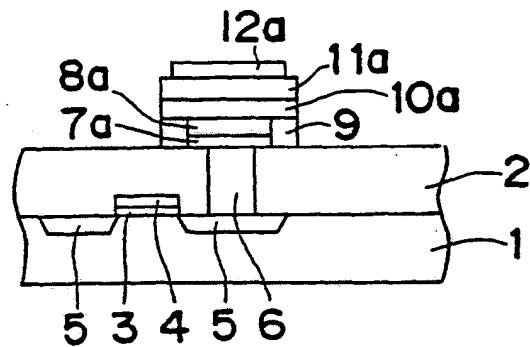


Fig. 1H

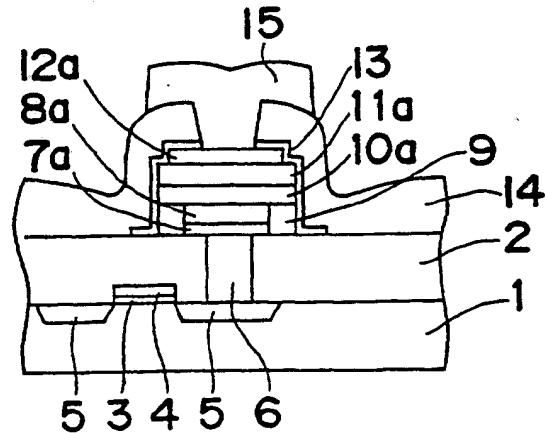


Fig. 2

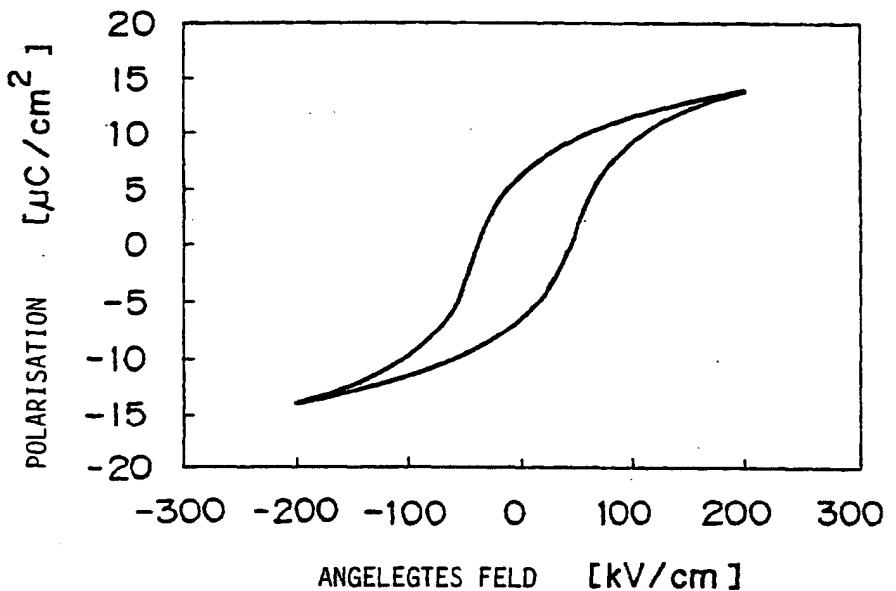


Fig. 3

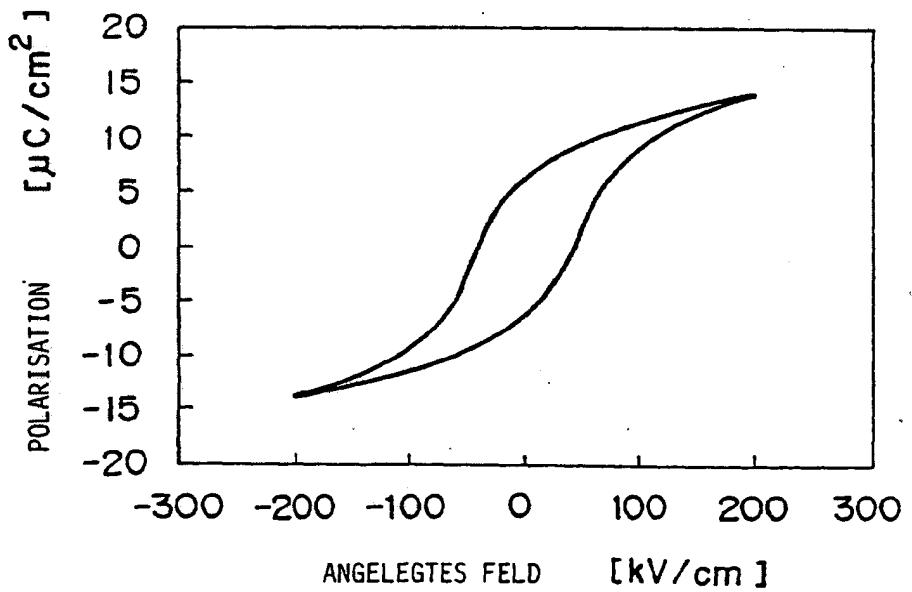


Fig. 4A

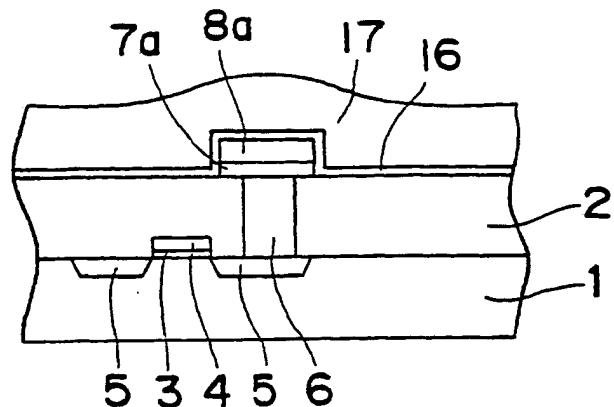


Fig. 4B

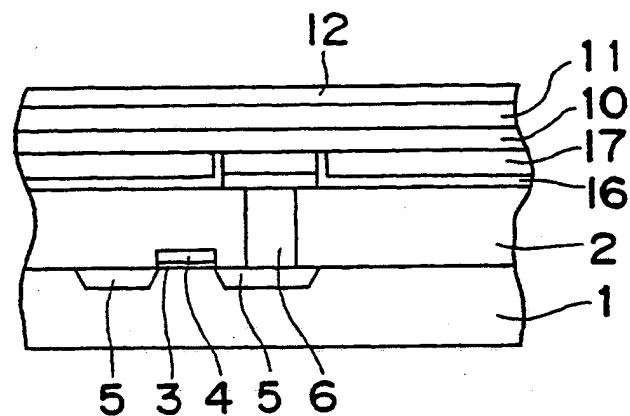


Fig. 4C

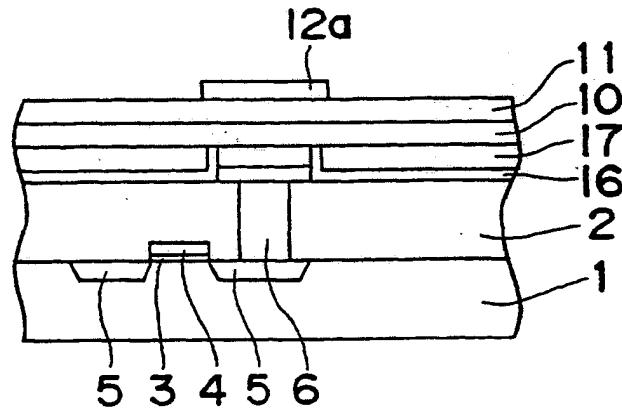


Fig. 4D

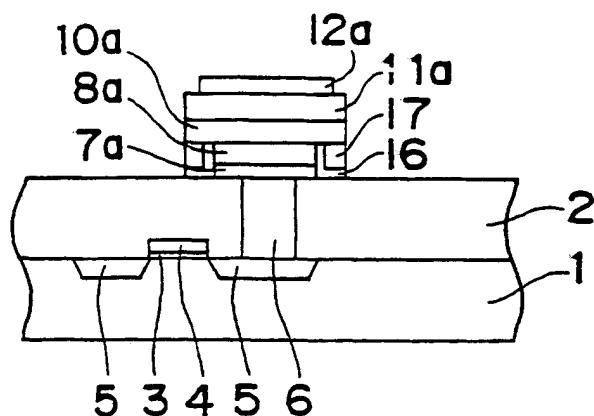


Fig. 4E

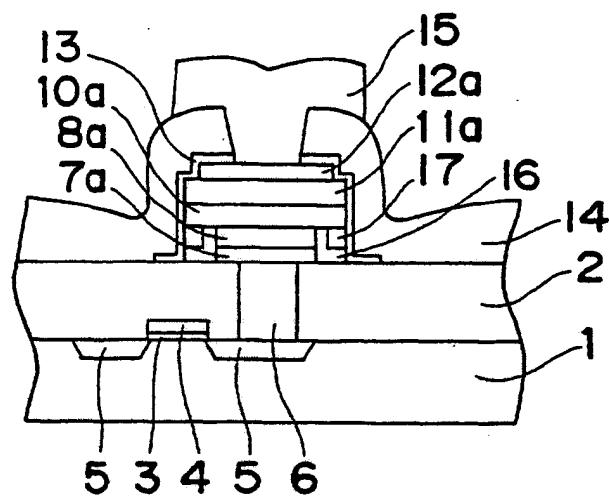


Fig. 5

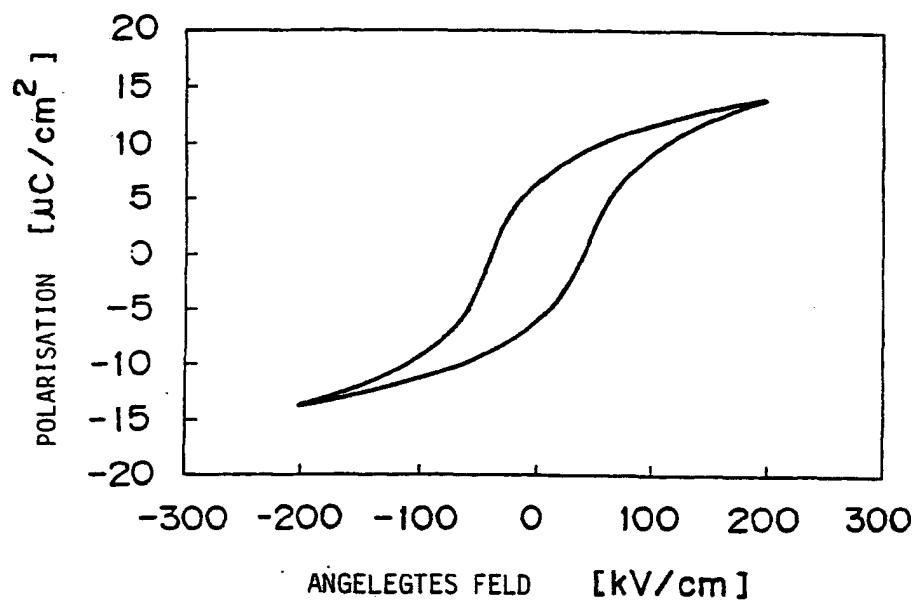


Fig. 6A

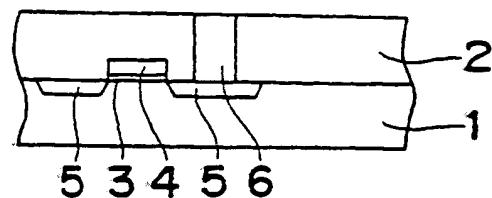


Fig. 6B

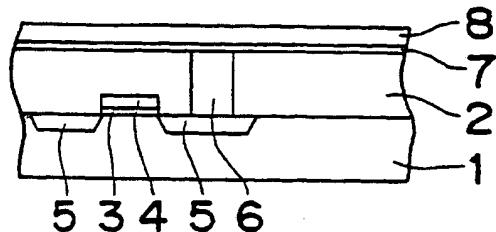


Fig. 6C

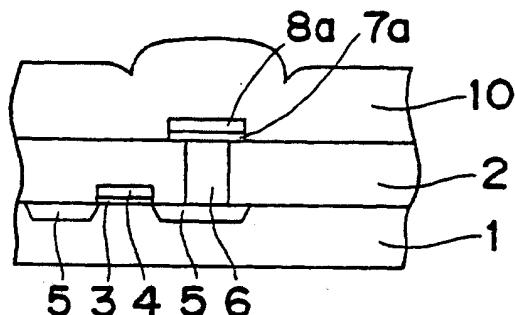


Fig. 6D

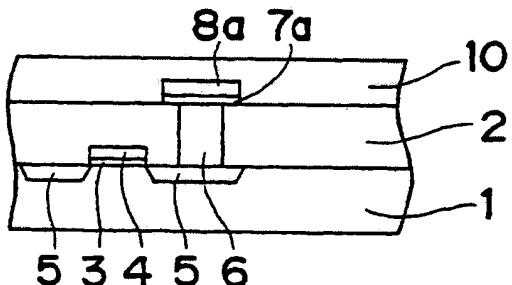


Fig. 6E

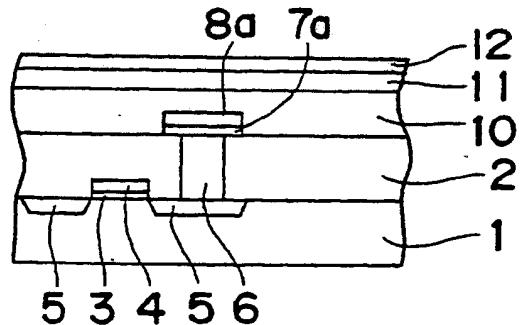


Fig. 6F

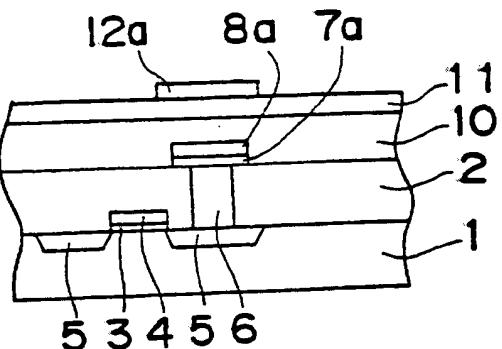


Fig. 6G

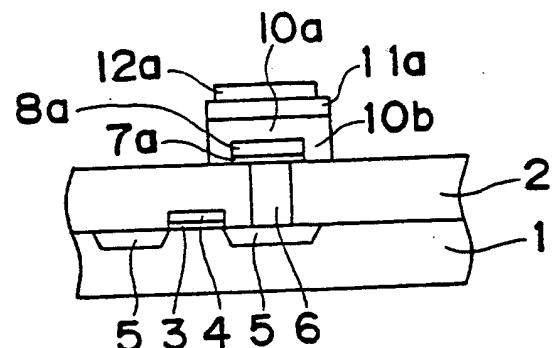


Fig. 6H

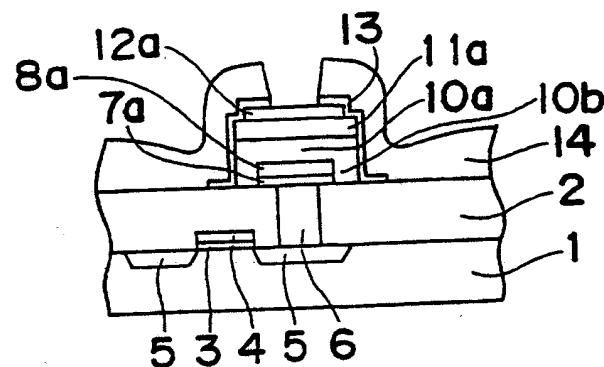
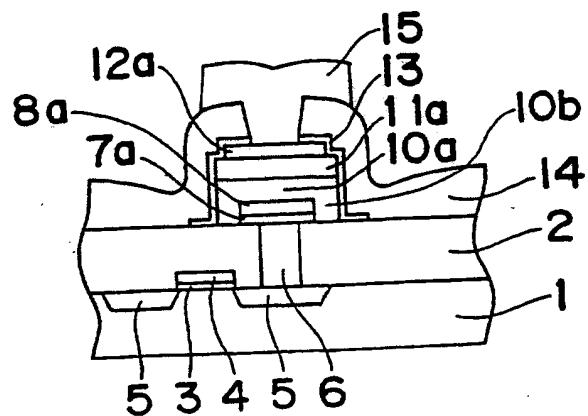


Fig. 6I



SEMICONDUCTOR STORAGE DEVICE AND METHOD OF PRODUCING SAME

Patent Number: US2002185683

Publication date: 2002-12-12

Inventor(s): MIYOSHI TETSU (JP); ISHIHARA KAZUYA (JP); KUDO JUN (JP); YAMAZAKI SHINOBU (JP)

Applicant(s):

Requested Patent: DE10014315

Application

Number: US20000534352 20000324

Priority Number(s): JP19990082776 19990326; JP19990211740 19990727

IPC Classification: H01L29/76

EC Classification: H01L21/02B3C4

Equivalents: JP2000349252, US6538272

Abstract

A contact plug electrically connected with a MOS transistor is formed in a first interlayer dielectric. Then, a barrier metal material is deposited over the first interlayer dielectric and the contact plug, and patterned into a barrier metal electrically connected with the contact plug. After a SiN film is formed as an anti-oxygen-permeation film over the barrier metal and the first interlayer dielectric, the film is abraded by a chemical mechanical polishing technique until a top surface of the barrier metal is exposed. Then, a lower electrode material, a dielectric material and an upper electrode material are deposited in this order on the SiN film and the barrier metal, and then patterned such that a resulting lower electrode covers at least the entire upper surface of the barrier metal. Thereafter a second interlayer dielectric is deposited, and a heat treatment is performed in an oxygen ambient to recover film quality of a capacitor dielectric

Data supplied from the esp@cenet database - I2

Docket # MUH-12757

Applic. # _____
Applicant: MATTHIAS KROENKE ET AL.

Lerner and Greenberg, P.A.
Post Office Box 2480
Hollywood, FL 33022-2480
Tel: (954) 925-1100 Fax: (954) 925-1101